

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Koshi Ando et al.

Art Unit : Unknown

Serial No. :

Examiner : Unknown

Filed : July 16, 2003

Title : ON-P-GaAs SUBSTRATE $Zn_{1-x}Mg_xS_ySe_{1-y}$ PIN PHOTODIODE AND ON-P-GaAs SUBSTRATE $Zn_{1-x}Mg_xS_ySe_{1-y}$ AVALANCHE PHOTODIODE

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicants hereby confirm their claim of priority under 35 USC §119 from Japanese

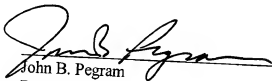
Application No. 2002-244795 filed August 26, 2002

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 7/16/2003


John B. Pegram
Reg. No. 25,198

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30155264.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EU2842829131US

Date of Deposit July 16, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月26日

出 願 番 号

Application Number:

特願2002-244795

[ST.10/C]:

[JP 2002-244795]

出 願 人

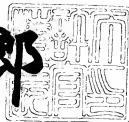
Applicant(s):

住友電気工業株式会社

2003年 5月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



k-449us

出証番号 出証特2003-3036313

【書類名】 特許願

【整理番号】 101H0529

【提出日】 平成14年 8月26日

【あて先】 特許庁長官 及川 耕造 殿

【国際特許分類】 G01J 01/02
H01L 31/00

【発明者】

【住所又は居所】 鳥取県鳥取市湖山町南4丁目101鳥取大学工学部電気
電子工学科内

【氏名】 安東 孝止

【発明者】

【住所又は居所】 鳥取県鳥取市湖山町南4丁目101鳥取大学工学部電気
電子工学科内

【氏名】 阿部 友紀

【発明者】

【住所又は居所】 大阪府大阪市此花区島屋一丁目1番3号住友電気工業株
式会社大阪製作所内

【氏名】 中村 孝夫

【特許出願人】

【識別番号】 000002130

【氏名又は名称】 住友電気工業株式会社

【代表者】 岡山 紀男

【代理人】

【識別番号】 100079887

【住所又は居所】 大阪府大阪市東成区中道3丁目15番16号毎日東ビル
705

【弁理士】

【氏名又は名称】 川瀬 茂樹

【電話番号】 06-6974-6321

【手数料の表示】

【予納台帳番号】 000516

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9715687

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 p型GaAs基板ZnSe系フォトダイオードおよびp型GaAs基板ZnSe系アバランシェフォトダイオード

【特許請求の範囲】

【請求項1】 p型単結晶GaAs基板と、p型単結晶GaAs基板の上にエピタキシャル成長させた、p型ZnSeとp型ZnTeが繰り返し積層されバンドギャップを段階的に変化させるための超格子と、超格子の上にエピタキシャル成長させたp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、p型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたi型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上に形成したn金属電極と、p型単結晶GaAs基板の底面に形成したp金属電極とよりなり、逆バイアスを印加して入射光に応じた光電流を得るようにしたことを特徴とするp型GaAs基板ZnSe系フォトダイオード。

【請求項2】 p型ZnSeとp型ZnTeが繰り返し積層された超格子とp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層との間にp型ZnSeバッファ層を追加していることを特徴とする請求項1に記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項3】 i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の不純物濃度が 10^{16} cm^{-3} 以下であることを特徴とする請求項1または2に記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項4】 n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層のバンドギャップ E_n はその下のi型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層のバンドギャップ E_i より広いか或いは同じである($E_n \geq E_i$) 事を特徴とする請求項1～3の何れかに記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項5】 i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含まないi型 ZnS_ySe_{1-y} 層($x=0$)であって、その上のn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含むn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層($x \neq 0$)であるか、Mgを含まないn型 ZnS_ySe_{1-y} 層($x=0$)であることを特

微とする請求項4に記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項6】 i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgとSを含まないi型ZnSe層($x=0, y=0$)であって、その上のn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含まずSを含むn型 ZnS_ySe_{1-y} 層($x=0, y \neq 0$)か、MgとSを含まないZnSe層($x=0, y=0$)であることを特徴とする請求項5に記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項7】 n型層を受光面としており受光面には金属電極以外の n^+ 型結晶部分を Al_2O_3 、 SiO_2 、 TiO_2 、 La_2O_3 或いはそれらの積層膜によって被覆している事を特徴とする請求項1～6の何れかに記載のp型GaAs基板ZnSe系フォトダイオード。

【請求項8】 p型単結晶GaAs基板と、p型単結晶GaAs基板の上にエピタキシャル成長させた、p型ZnSeとp型ZnTeが繰り返し積層されバンドギャップを段階的に変化させるための超格子と、超格子の上にエピタキシャル成長させたp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、p型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させた低濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、低濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させた高濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、高濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上に形成したn金属電極と、p型単結晶GaAs基板の底面に形成したp金属電極とよりなり、ブレークダウン電圧に近い逆バイアスを印加し電子、正孔のアバランシェ増幅をおこさせるようにしたことを特徴とするp型GaAs基板ZnSe系アバランシェフォトダイオード。

【請求項9】 p型ZnSeとp型ZnTeが繰り返し積層された超格子とp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層との間にp型ZnSeバッファ層を追加していることを特徴とする請求項8に記載のp型GaAs基板ZnSe系アバランシェフォトダイオード。

【請求項10】 高濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層のバンドギャップ E_{g2} はその下の低濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層のバンドギャップ E_{g1} より広いか或いは同じである($E_{g2} \geq E_{g1}$)事を特徴とする請求項8又は9に記載のp型GaAs基板ZnSe系アバランシェフォトダイオード。

ード。

【請求項11】 低濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含まないn型 ZnS_ySe_{1-y} 層($x=0$)であって、その上の高濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含むn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層($x \neq 0$)であるか、Mgを含まないn型 ZnS_ySe_{1-y} 層($x=0$)であることを特徴とする請求項10に記載のp型GaAs基板ZnSe系アバランシェフォトダイオード。

【請求項12】 低濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgとSを含まないn型ZnSe層($x=0, y=0$)であって、その上の高濃度n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層がMgを含まずSを含むn型 ZnS_ySe_{1-y} 層($x=0, y \neq 0$)か、MgとSを含まないZnSe層($x=0, y=0$)であることを特徴とする請求項11に記載のp型GaAs基板ZnSe系アバランシェフォトダイオード。

【請求項13】 n型層を受光面としており受光面にはn金属電極以外の部分を Al_2O_3 、 SiO_2 、 TiO_2 、 La_2O_3 或いはそれらの積層膜によって被覆している事を特徴とする請求項8~12の何れかに記載のp型GaAs基板ZnSe系アバランシェフォトダイオード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は近紫外から青色を検出するZnSe系のフォトダイオードに関する。フォトダイオードはpn接合に逆バイアスを印加しておき光入射によって発生する電子正孔対を逆バイアス電界によって加速して光電流として取り出す素子である。

【0002】

フォトダイオードは半導体材料のバンドギャップ E_g に対応する波長の光か、それよりも少し短い波長の光しか感受できない。それで光の波長帯に応じて様々な材料のフォトダイオードが用いられる。最もよく使われるフォトダイオード(photodiode; PD)はSi-PDである。Siのバンドギャップが1.1eVなの

で、これは可視光から近赤外まで感度がある。それより長い波長域にはGe-PDがある。Geはバンドギャップが0.67eVなので1600nm程度の赤外まで感度がある。SiとGeによって可視から赤外までの波長範囲をカバーすることができる。光通信用の1.55 μ mや1.3 μ mにはInP基板上的InGaAs層をもつInP-PDが用いられる。この3つのPDが代表的なもので現在も頻用される。しかし上記PDは青色、紫あるいは近紫外に十分な感度がない。このような波長の短い光を受感する優れたPDがない。

【0003】

紫から近紫外の光を受感するにはその辺りにバンドギャップをもつ材料を用いてPD素子を作製することが重要である。

【0004】

広いバンドギャップを持つものとしてはGaNとZnSe等がある。GaNは発光素子(LED、LD)材料として優れたものである。しかし受光素子としては良くない。GaN単結晶基板が製造できないからサファイヤ基板の上にGaNデバイスを形成する。サファイヤ基板上的GaN-PDは作製できるが欠陥濃度が高く暗電流が大きく感度が低い受光素子にしかない。

【0005】

ZnSe系結晶は発光素子(LD、LED)材料としてはGaNに到底及ばずGaNにはるかに遅れを取ってしまった。しかし受光素子の材料としてはなお大きい期待がもてる。ZnSeはバンドギャップが460nm程度のところにあり青色から紫色を有利に受感できる。

【0006】

本発明はこのような波長域を受光できるZnSe系のPDを提供することが目的である。

【0007】

【従来の技術】

ZnSeは大型の単結晶基板が製造できないので他の材料基板の上にZnSeデバイスを作製するというようなことを行っている。現在良質の単結晶基板が製造できるのは、Si、Ge、InP、GaAs、GaP程度である。ZnSe系

デバイス是一般に格子定数が近似したn型GaAsを基板として用いる。

【0008】

GaAsウエハは電子の移動度が高いことからn型ウエハが一般に利用される。GaAsはSiと違って発光素子、受光素子の材料として使われるが、発光素子デバイスとしても受光素子デバイスとしてもn型GaAsがよく使われる。p型基板は基板中の正孔の移動度が低いためあまり用いられない。

【0009】

この理由からp型GaAsウエハの需要はあまりなく、GaAsウエハといえはn型のGaAsウエハをさす。

【0010】

n型GaAs基板を用いてZnSe-PDを作製したケースでは、どのような構造になるであろうか？ n型GaAs基板の金属電極、n型GaAs基板、n型ZnSeバッファ層、n型ZnSe層、i型ZnSe層、p型ZnSe層、p型ZnSeの金属電極となるものであろうか？そうではない。

【0011】

ZnSeはp型が作りにくいという問題の他にも大きな欠点がある。それはオーミック接合特性を有するp型ZnSeへの金属電極を形成することができないということである。バンドギャップの広いZnSeにはp金属電極を付けることができない。よりバンドギャップの狭いZnTeはp型にできるしp金属電極をオーミック接合することもできる。そこでp-ZnSeの上にp-ZnSe/ZnTeの超格子(MQW)を成長させて最上層をp-ZnTeにし、その上にオーミックp型ZnTe結晶用金属電極を設ける。p型用金属電極は入射光が入る側に設けるからリング状電極にすると狭い電極にするとかの工夫をする。

【0012】

【発明が解決しようとする課題】

そうにしてn型GaAs基板上にpn接合あるいはp-i-n接合型ZnSe-PDを形成することはできる。n型GaAs基板にn型用金属電極を付けカソードとする。p型結晶用金属電極(アノード)との間に逆バイアスを掛けるとi層またはpn接合に空乏層(強電界層)が発生し、ここへ光が入射すると電

子正孔対ができて光電流が流れるので、青色や紫色を検出できる。

【0013】

しかしそのようなn型GaAs基板に作製したZnSeには次のような大きな欠点がある。入射光はp型側（アノード）から入るがpn接合に至るまでに、p型ZnTeを通過する。p型ZnTeはコンタクト層にも使うし、MQWにも使う。ZnTeはバンドギャップがZnSeに比べ低いから入射光を吸収してしまふ。ZnTe層は薄くして入射光の吸収を少なくすべきであるが、先述のようにオーミック接合するp金属電極のためp-ZnTeは必須であるし、MQWの中に含まれるp-ZnTeも必須である。そのようにZnTeによる光吸収のためにどうしても外部量子効率が低くなってしまう。この光吸収損失は、近紫外光域でさらに顕著になる。

【0014】

本発明の目的は、光吸収損失を減らし外部量子効率の高いGaAs基板上のZnSe系PDを提供することである。

【0015】

【課題を解決するための手段】

本発明のZnSe系フォトダイオードは、p型単結晶GaAs基板と、p型単結晶GaAs基板の上にエピタキシャル成長させた、p型ZnSeとp型ZnTeが繰り返し積層させ、正孔のトンネル電流を導くための超格子層と、超格子の上にエピタキシャル成長させたp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、p型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたi型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたn型またはn⁺型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上に形成した金属電極と、p型単結晶GaAs基板の底面に形成したp型結晶用金属電極とよりなる。

【0016】

本発明の特徴は、今まで困難とさせていたp型GaAsを基板とすることである。この素子では光はn側から入射する。つまり先述の仮想的なZnSe受光素子と反対の構造のものが本発明のZnSe-PDなのである。本発明は、p-G

a A s 基板を用いその上に p 型超格子層を設けその上に p 型層、i 型層、n 型層を順次エピタキシャル成長させる。Ga A s 基板と p 型層の間に p 型超格子層を設けたのが本発明の卓越した着想である。

【0017】

入射面側の n 金属電極は入射光の邪魔にならないようリング状にするか小面積ドット状とする。n 金属電極以外の上面は入射面となるから保護膜あるいは反射防止膜を設ける。

【0018】

本発明の受光素子は受光部から見て N I P の三層構造をもつ。p 型 Ga A s 基板の上に超格子があり、さらに N I P の三層構造が設けられる。N I P の三層ともに $ZnSeySe_{1-y}$ ($0 \leq y \leq 0.8$) または $Zn_{1-x}Mg_xS_ySe_{1-y}$ ($0 \leq x, y \leq 0.8$) の層構造をとる。

【0019】

$Zn_{1-x}Mg_xS_ySe_{1-y}$ は $x=0$ なら ZnS_ySe_{1-y} に還元されるし、 $x=0, y=0$ なら $ZnSe$ になる。だから $Zn_{1-x}Mg_xS_ySe_{1-y}$ というのは、 ZnS_ySe_{1-y} や $ZnSe$ を含む包括概念である。

【0020】

【発明の実施の形態】

N I P 構造の本発明の P D について、下部電極からの結晶構成例を挙げると次のようになる（上部電極から列記しているのでないことに注意すべきである）。

【0021】

1. p 型 Ga A s 基板用金属電極（底面） Au-Pd-Pt, Au-Ti, Au-Pt, Au
2. p 基板 p-Ga A s
3. p 型超格子層 p-ZnSe/ZnTe 超格子層 (MQW)
4. p 型層 p-ZnSe, p-ZnSSe, p-ZnMgSSe
5. i 型層 i-ZnSe, i-ZnSSe, i-ZnMgSSe
6. n 型コンタクト層 $n^+-ZnSe, n^+-ZnSSe, n^+-ZnMgSSe$

7. 反射防止膜 Al_2O_3 、 SiO_2 、 TiO_2 、 La_2O_3 あるいはそれらの積層膜

8. n金属電極(上面) Au-In 、 In 、 In-Au-Ge

[0022]

i層はノンドープで最もキャリア濃度が低い。 10^{16} cm^{-3} かそれ以下とする。最もキャリア濃度が高いのはn型コンタクト層である。n金属電極と良好なオーミック接合するためにn型不純物を高濃度にドープする必要があるからである。n型コンタクト層の濃度は $n = 10^{18} \text{ cm}^{-3} \sim 10^{20} \text{ cm}^{-3}$ 程度である。その他のp層およびp型バッファ層の濃度は $10^{16} \sim 10^{18} \text{ cm}^{-3}$ 程度である。また、p型超格子層の濃度、p型GaAs基板の濃度は $10^{17} \sim 5 \times 10^{19} \text{ cm}^{-3}$ 程度である。pドーパントは窒素(N)、nドーパントは塩素(Cl)等を使用する。

[0023]

上からNIPと並ぶが全て同じバンドギャップ E_g をもっているもよい。つまり同じ組成であってもよい。しかしバンドギャップが同じであると上層のn型層で入射光の一部が吸収される。n型層を薄くすることによって吸収を減らすことができるが0にはできない。そこでn型層だけバンドギャップを広くする(窓層)ということもできる。四元の混晶を用いるから、n層だけバンドギャップを少し増やすというのは簡単なことである。Znに対するMgの比率を上げるか、Seに対するSの比率を上げることによってバンドギャップを広げることができる。

[0024]

だからp層、i層、n層のバンドギャップを E_p 、 E_i 、 E_n としたとき、二つの場合がありうる。

(1) 同一の場合、 $E_p = E_i = E_n$

その場合、p、i、n層全てZnSeとする、全て同じZnSSeとする、或いは全てZnMgSSeとする、というようにできる。

[0025]

(2) 異なる場合 $E_n > E_i = E_p$

n層だけバンドギャップを大きくする。たとえば、i層とp層がZnSeで、n層がZnSSeとすることができる。あるいはi層とp層がZnSSeで、n層がZnMgSSeとすることができる。さらにはi層とp層がZnMgSSeで、n層がZnMgSSeであるがn層の方がバンドギャップが大きい組成とすることができる。

【0026】

近紫外(300nm程度)までの受光感度を得たい場合、受光層(i型層)はMgが0.1以上、Sが0.1以上のZnMgSSeを用いる。これで300nmでも高い感度をもつPDができる。

【0027】

先にn型GaAsの上にn-ZnSe層を設けさらにp-ZnSeを積層したZnSe-PDをもしも作製したとしても、pn接合より上にあるp-ZnSe/ZnTe超格子や、p-ZnTeが入射光を吸収するから量子効率が低くなることは述べた。

【0028】

そこで本発明は、p-GaAs基板を用いて下から順にPINの順に層を積層する。そうするとn型の方から入射光が入るのでZnTe層を含む超格子層(MQW)による光吸収損失がない。本発明はそのような利点を狙ったものである。n型ZnSeはIn等の金属電極を使用して、完全なオーミック接合ができる利点がある。

【0029】

しかし、それならば単純にp型GaAsの上にp-ZnSe、n-ZnSeを積み、n-ZnSe層の上にn金属電極をオーミック接合し、p-GaAs基板の下にp金属電極を形成すればよいように思える。

【0030】

しかしそれでは良くないということを本発明者はp-GaAs基板ZnSe-PDを実際に作製し検証した。

【0031】

本発明者が試作したものは、p-GaAs基板の上に直接にp-ZnSe層を

ヘテロエピ成長させ、その上に $n-ZnSe$ 、 n 型用金属電極を形成したものである。それは順方向の電流・電圧特性において極めて大きい問題が生じる。つまり上記の試作PDは順方向に5~10Vの電圧を印加してもなかなか電流が流れなかった。順方向というのは p 側（アノード）から n 側（カソード）に向かう（ $p-GaAs$ 基板から $n-ZnSe$ に向かう）方向である。上記の試作PDは順方向に5~10Vの電圧を加えないと正常な順方向電流が流れなかった。

【0032】

その原因について本発明者はさらに考察を進めた。それは $p-GaAs$ 基板と $p-ZnSe$ 層の境界にキャリア（正孔）の流れに対するエネルギー障壁ができたためであることがわかった。

【0033】

そこでその障壁をなくすために、 $ZnSe/ZnTe$ を積層した超格子を $ZnSe/GaAs$ の境界に介在させることにした。そうすると超格子層中を正孔がトンネル電流により運ばれ、上記エネルギー障壁の問題が克服されることがわかった。

【0034】

n 型側から入射光が入る。ここに保護膜あるいは反射防止膜を形成する。対象となる波長域で低い反射率をもち、かつ透明、堅牢な Al_2O_3 や SiO_2 などを用いる。誘電体多層膜によって反射防止膜とすることもできるが最も単純なのは波長の $1/4n$ の厚み（ n は屈折率）を持つ1層の誘電体膜である。

【0035】

本発明の基本構成（ P 型 $GaAs$ 基板+トンネル超格子+ NIP 接合）はアバランシェフォトダイオード（Avalanche Photodiode; APD）にも適用できる。その場合の層構造は

【0036】

1. p 型金属電極（底面） $Au-Pd-Pt$ 、 $Au-Pt$ 、 $Au-Ti$ 、 Au
2. p 基板 $p-GaAs$
3. p 型超格子層 $p-ZnSe/ZnTe$ 多重量子井戸構造
4. p 型層 $p-ZnSe$ 、 $p-ZnSSe$ 、 $p-ZnMgSSe$

5. n型層 $n\text{-ZnSe}$, $n\text{-ZnSSe}$, $n\text{-ZnMgSSe}$
 6. n型コンタクト層 $n^+\text{-ZnSe}$, $n^+\text{-ZnSSe}$, $n^+\text{-ZnMgSSe}$

7. 反射防止膜 Al_2O_3 , SiO_2 , TiO_2 , La_2O_3 あるいはそれらの積層膜

8. n金属電極(上面) Au-In , In , In-Au-Ge

のようにする(図18に示す)。p型層とn型層の間のpn接合に強い逆バイアスが印加され広い空乏層ができる。空乏層にできた電子或いは正孔が逆バイアスで加速されアバランシェ増幅する。4のp型層と5のn型層の間に薄いi型ZnSeまたはZnSSe層を挿入することもできる。このi層は、安定かつ低い暗電流を得るためには優れた効果をもつ。また、3の超格子層と4のp型層の間にp型バッファ層を入れることもある。

【0037】

[ZnMgSSe 4元混晶のバンドギャップと格子定数]

本発明は、NIP層として、ZnSeだけではなく、ZnSeに近似した性質をもち、より広いバンドギャップを持つ混晶を用いることもできる。図1はZnSeとそれに近接した格子定数やバンドギャップをもつ材料の格子定数、バンドギャップの変化を示すグラフである。横軸は格子定数(nm)、縦軸は左がバンドギャップエネルギー(eV)、右が吸収端波長(nm)である。中央部にZnSe、ZnS、MgS、MgSeの四辺形が描いてある。ZnSeはバンドギャップが2.68 eV(460 nm)で格子定数が0.5668 nmである。ZnSeからMgSeへ移行するときには格子定数とバンドギャップは増加してゆく。MgSは270 nm程度の吸収端波長をもつ。

【0038】

ZnSeとZnSの間の遷移では、格子定数が減少しバンドギャップは増える。この間 $\text{ZnS}_x\text{Se}_{1-x}$ の遷移はリニアでない。ZnSの吸収端波長は、340 nm程度である。MgSはもっと大きなバンドギャップ(4.5 eV)をもつ。格子定数は0.56 nm程度でありZnSeに近いものである。そのような四点で包囲される矩形の内部によって示される材料は4元の混晶であり Zn_{1-x}

$Mg_xS_ySe_{1-y}$ というように二つの混晶パラメータをもって表現できる。
しかし混晶比を省略して $ZnMgSSe$ と簡単に書くこともある。

【0039】

図1の下の方に $GaAs$ のバンドギャップ (1.42 eV) と格子定数を表現する点[A]を示す。格子定数だけを見ると、 $ZnSe-MgS$ を結ぶ線分は、 $GaAs$ の格子定数線 0.56 nm の上にほぼ一致する。だから $ZnMgSSe$ の四元混晶は $GaAs$ の上に格子整合させつつバンドギャップを約 2.5 eV から 4.5 eV まで変化させられる可能性がある。本発明の $ZnSe-PD$ は NIP 層を $ZnSe$ 、 $ZnSSe$ 、 $ZnMgSSe$ のいずれにしてもよい。 $GaAs$ と整合条件を満足しつつバンドギャップを自在に選ぶことができる。

【0040】

【実施例】

本発明は、 p 型 $GaAs$ の上に $ZnSe$ 系 PD を形成したものであるが、 $ZnSe/ZnTe$ 多重量子井戸 (MQW) を $GaAs$ と $ZnSe$ の間に設けたことによって障壁をなくす工夫をしている。 $p-GaAs$ を基板とした超格子層 (多重量子井戸層) のない素子は、上記障壁の存在により実用的な光デバイスは作製が困難であった。本発明の効果をはっきりさせるため比較例1として説明する。

【0041】

〔実施例1に係る $ZnSe$ 系受光素子の構造 (図2)〕

図2に本発明の実施例にかかる $ZnSSe-PD$ の構造を示す。上から順に層構造は以下のようになっている。

【0042】

n 型用金属電極	In	ドット状 $\phi = 0.8 \text{ mm}$	
$n^+-ZnSSe$	$n = 2 \times 10^{19} \text{ cm}^{-3}$		膜厚 44 nm
$i-ZnSSe$			膜厚 900 nm
$p-ZnSSe$	$p = 3 \times 10^{17} \text{ cm}^{-3}$		膜厚 450 nm
$p-ZnSe$	$p = 5 \times 10^{17} \text{ cm}^{-3}$		膜厚 30 nm
$p-ZnSe/ZnTe$	MQW		総膜厚 12 nm
$p-GaAs$ 基板	$p = 2 \times 10^{19} \text{ cm}^{-3}$		

p 金属電極 In

【0043】

混晶比は実施例1の場合 $y=0.055$ である。NIP三層ともに $ZnS_{0.055}Se_{0.945}$ の三元混晶になっている。 900nm 厚みの $i-ZnSSe$ はノンドープである。キャリア濃度は 10^{15}cm^{-3} 未満である。最も厚い $i-ZnSSe$ が受光層となり青色から紫外光を吸収し電子正孔対を発生する。逆バイアスを印加することによって、 $p-ZnSSe$ にも少し空乏層が広がってゆく。

【0044】

[比較例1に係る $ZnSe$ 系受光素子の構造(図3)]

図3に比較例1にかかる $ZnSSe$ -PDの構造を示す。上から順に層構造は以下のようにになっている。

【0045】

n 金属電極	In	ドット状 $\phi=1.0\text{mm}$	
$n^+-ZnSSe$	$n=2\times 10^{19}\text{cm}^{-3}$		膜厚 20nm
$i-ZnSSe$			膜厚 1000nm
$p-ZnSSe$	$p=3\times 10^{17}\text{cm}^{-3}$		膜厚 500nm
$p-ZnSe$	$p=5\times 10^{17}\text{cm}^{-3}$		膜厚 50nm
$p-GaAs$ 基板	$p=2\times 10^{19}\text{cm}^{-3}$		
p 金属電極	In		

【0046】

比較例1は公知技術ではない。実施例1からMQWを除いたものを比較例1としたのである。層の厚みも少し違うが、大体の構造は実施例1と同様である。実施例1と同様 $y=0.055$ である。入射光はn側から入る。 $i-ZnSSe$ が受光層となるのは実施例1と同じである。

【0047】

[実施例1、比較例1の $ZnSe$ -PDの順方向電圧・電流特性]

図4、図5に実施例1、比較例1の $ZnSe$ -PDの室温での順方向電圧・電流特性を示す。図4は順方向電流が $10^{-7}\text{A}\sim 10^{-6}\text{A}$ の範囲だけを图示す

る。横軸は順方向電圧 (V) である。実施例1のPD (左側) は順方向電圧が1.6V~1.8Vで順方向電流が 10^{-7} A~ 10^{-6} Aの値を取る。比較例1のPD (右側) は順方向電圧が6V~7.5Vで同じ範囲の順方向電流を取る。

【0048】

順方向電流が 10^{-7} A~ 10^{-6} Aの範囲だけでは電圧との関係がよく分からないのでより広い電流範囲で測定したものが図5である。横軸が順方向電圧 (V) であり、縦軸は順方向電流 (A) であるが対数表示をしている。

【0049】

左側が実施例1のPDである。順方向電圧が0Vで 10^{-12} A程度で、1.2Vで 4×10^{-12} A程度である。1.2Vから順方向電流は急激に立ち上がり2Vで 10^{-4} Aに増える。

【0050】

図5の右側が比較例1のPDである。順方向電圧が0V~4Vで順方向電流は流れない。順方向電圧が5Vで 4×10^{-12} A程度で、6Vで 4×10^{-9} A程度である。8Vで 4×10^{-6} A程度である。比較例1はそのような点でダイオード特性を欠いている。それは先述のGaAs/ZnSeの障壁の存在に起因する。本発明の実施例1が順方向の電流が大きくて順方向電圧とともに急激に立ち上がるのはGaAs/ZnSeの間に挿入したZnSe/ZnTeのMQWのためである。この効果により、実用的なPDが可能となる。

【0051】

【実施例1のZnSSe系PDの外部量子効率 (図6)】

図6に実施例1のZnSSe-PDの波長による外部量子効率の変化を示す。パラメータは逆バイアス (0V、5V、10V、15V、20V) である。横軸は入射光の波長で300nm~500nmの範囲を示す。縦軸は外部量子効率の測定値である。実施例は反射防止膜がないが、反射防止膜を付けると量子効率は10~15%増える。0バイアスでも450nm辺りで38%の外部量子効率をもつ。5Vの逆バイアスで450nmのピークが53%に増える。逆バイアスを増やすと外部量子効率も増える。20Vの逆バイアスの時に449nmの光に対して外部量子効率が最大値67.6%をとる。400nmの光に対しては56.

9%の外部量子効率となる。外部量子効率が高いのでZnSe-PDは紫外・紫域で優れた受光素子である。それは入射側にバンドギャップの狭いZnTe層やZnTe層を含むMQW層がないからである。入射側がn型でありn型にはZnTeを介在させる必要がない。入射側にZnTe層がないからそれによる吸収がない。そのために外部量子効率がこのように増えるのである。

【0052】

【実施例1とその他のPDとの暗電流の比較(図7)】

本発明のZnSe-PDは低い暗電流という優れた特性も有している。図7は、GaIn-PD、Si-PD、ZnSe-PD(実施例1)の逆バイアスの関数としての暗電流の測定結果を示す。GaIn-PDは紫外域に感度をもつが暗電流が極めて大きい。逆バイアスが10Vで $2 \times 10^{-6} \text{ A/cm}^2$ にもなる。逆バイアスが13Vで 10^{-5} A/cm^2 にもなる。GaInはGaIn基板がなくサファイヤ基板を使うので欠陥密度が極めて高くなり暗電流も夥しい。高感度のPDとしては殆ど使えないといってよい。Si-PDは逆バイアスが1V~20Vにおいて大体 $5 \times 10^{-10} \text{ A/cm}^2 \sim 2 \times 10^{-9} \text{ A/cm}^2$ で安定している。しかしこれは暗電流だけのことでSi-PDは紫外~紫に大きな感度を持たないから暗電流が小さくても紫外域では短波長域のPDとしては使用困難である。

【0053】

実施例1のZnSe系PDは、逆バイアスが5Vで暗電流は $7 \times 10^{-11} \text{ A/cm}^2$ である。逆バイアスが10Vでも $2 \times 10^{-10} \text{ A/cm}^2$ であり、20Vの領域でもSiのPDの暗電流を下回ることがわかる。つまり、本発明のZnSe系PDが外部量子効率でも暗電流の点でも優れている事がよく分かる。

【0054】

【実施例2に係るZnSSe系受光素子の構造】

n型金属電極	In	ドット状 $\phi = 1.0 \text{ mm}$	
反射防止膜	$\text{TiO}_2/\text{SiO}_2$	積層膜	膜厚 60 nm
$n^+ \text{-ZnSSe}$	$n = 2 \times 10^{19} \text{ cm}^{-3}$		膜厚 44 nm
$i \text{-ZnSSe}$			膜厚 9000 nm
$p \text{-ZnSSe}$	$p = 3 \times 10^{17} \text{ cm}^{-3}$		膜厚 450 nm

p-ZnSe $p = 5 \times 10^{17} \text{ cm}^{-3}$ 膜厚 30 nm
 p-ZnSe/ZnTe MQW 膜厚 13.5 nm
 p-GaAs基板 $p = 2 \times 10^{19} \text{ cm}^{-3}$
 p金属電極 In

【0055】

これは実施例1の構成に加えて上面に60 nm厚みの $\text{TiO}_2/\text{SiO}_2$ 反射防止膜を形成したものである。反射防止膜を表面のIn電極の周りに付けたというだけで図2の実施例1とほぼ同じであるから実施例2は図示しない。ただし、p-ZnSe/ZnTeの超格子層は5つのp-ZnSe層の厚みは全て2 nmであり、p-ZnTe層の厚みは上から順に、0.2 nm、0.4 nm、0.6 nm、0.8 nm、1.0 nmとなっている。

【0056】

実施例1（反射防止膜なし）と実施例2（反射防止膜あり）の特性を比較した。図12はn i p-ZnS Se-PDの反射損失の測定結果を示す。横軸は入射光の波長（nm）で300 nm～500 nmの範囲を示す。Ga N-LDを用いた次世代DVDの読み取り光は～400 nmであるから、その前後±100 nmの特性を測定した。縦軸は反射損失である。実線は実施例2（ARあり）で、破線は実施例1（ARなし）の反射損失を示す。ARのない実施例1では300～450 nmの光に対し大体23～25%の反射損失がある。460～500 nmで反射率は大きく振動するが、これは干渉によるものである。

【0057】

ARのある実施例2では300 nmで28%の損失であるが波長とともに損失は減少する。400 nmで反射損失は11%である。450 nmでは損失が4%に減少する。400 nmで比較すると反射防止膜があるときは10%程度に減る。反射防止膜の有用性が如実にわかる。

【0058】

図13はn i p-ZnS Se-PDの外部量子効率の測定結果を示す。実線が反射防止膜のある実施例2、破線は反射防止膜のない実施例1を示す。300～450 nmの範囲で外部量子効率が波長の減少に対し大体リニアに減少するが、

これは窓層 (ZnSSe) の吸収等によるものである。450nmでAR膜のある実施例2で外部量子効率は83%に達する。AR膜のない実施例1は66%であった。これは主に反射損失の改良による違いである。

【0059】

図14は実施例2 (ARコートあり) のnip-ZnSSe-PDの入射光パワー (μW) を変えて光電流 (μA) を測定した結果である。逆バイアス20V、室温300Kでの測定である。光源は、波長442nm、ビーム径0.2mmのHe-Cdレーザである。入射光量に比較して光電流が増大しているということがわかる。

【0060】

図15は実施例2 (ARコートあり) のnip-ZnSSe-PDの入射光パワー (μW) を変えて量子効率を測定した結果を示すグラフである。逆バイアス20V、300Kでの測定で、光源は波長442nm、ビーム径0.2mmのHe-Cdレーザの光である。入射光パワーが $10 \sim 10^3 \mu\text{W}$ の範囲で量子効率が80%を越えている。優れたPDであることがわかる。

【0061】

図16は実施例2のZnSSe-PDにおいて受光面の直径上にある点にHe-Cdレーザビームを掃引して当てたときの外部量子効率の変化を示すグラフである。横軸は位置であり、1mmというのがPDの受光面の中心である。中心から半径0.6mmの範囲で η_{ex} は78%である。0mmが受光面の周縁である。この測定では、ビームの直径は0.2mm ϕ である。

【0062】

図17は実施例2のZnSSe-PDにおいて受光面の直径に沿うある点にHe-Cdレーザビームを当てたときの反射損失を測定した結果を示すグラフである。受光面中心 (1mm) での損失が5%である。中心から0.6mm半径の領域で一樣に反射損失は5%である。反射防止膜の優れた効果がこれによってわかる。0mm、1.8mmでの反射の高まりはPDパッケージの金属縁での反射のためである。

【0063】

【実施例1のPDの製造方法（以下の実施例に共通）】

1. エピタキシャル成長（薄膜形成、MBE法）

p型GaAs単結晶基板の上に、分子線エピタキシャル成長法（MBE）によって、p型ZnSe/ZnTe-MQW層、p-ZnSeバッファ層、p-ZnSSe層、i-ZnSSe層、n-ZnSSe層などを作製した。図8によって分子線エピタキシャル成長装置を説明する。分子線エピタキシャル成長室92は超高真空に引くことのできる真空チャンバである。内部には液体窒素シュラウド93が設けられる。真空排気装置はその外側にあつて図示されていないが、2段階の真空ポンプを使って 10^{-8} Pa程度の超高真空にする。

【0064】

分子線エピタキシャル成長装置の中央部には基板ホルダー94があつて、ここにp-GaAs基板95が取り付けられる。p-GaAs基板95に向かって仮想される円錐の底面に該当する位置に複数の分子線セル96、97、98が設けられる。これは結晶の主成分となる材料やドーパントとなる材料を分子線として飛ばすための分子線セルである。ここに図示したのは、ZnCl₂分子線セル96、Se分子線セル97、Zn分子線セル98などである。これらはZnSe層を形成するため必要である。

【0065】

その他にCd、Mg、S、Teなどの分子線セルが備えられる。これらはZnMgSSe、ZnSSeの混晶薄膜を生成するために必要である。ZnCl₂分子線セル96は塩素Clをn型ドーパントとして薄膜中へ供給するために必要である。塩素はZnSe系半導体の中で6族を置換してn型ドーパントとなる。

【0066】

ZnSe、ZnSSe、ZnMgSSeに対し、p型不純物としては窒素を用いる。窒素ドーブのためラジカルセル99を用いる。セルに巻いたコイルに高周波を流し放電を起こさせて窒素分子のラジカルとする。ラジカル窒素は反応性にとみ、結晶内部に入りp型ドーパントとなる。窒素ラジカルセルが発明されて初めて窒素をZnSeのp型ドーパントとすることができるようになった。n型層を成長させるときは、ZnCl₂分子線セル96によって塩素を結晶中に入れる

。p型層を成長させるときは窒素のラジカルセル99で窒素を結晶中へ導入する。

【0067】

成長温度は275℃～325℃である。6族/2族の比は1～5とする。成長速度は0.4 μm～1 μm/Hである。実施例1ではこれによって、12 nmのMQW (SL)、30 nm厚みのp-ZnSeバッファ層、450 nmのp-ZnSSe層、900 nm厚みのi-ZnSSe層、44 nmのn⁺-ZnSSe層を順次成長させる。超格子構造については後で述べる。

【0068】

このエピタキシャルウエハのn型コンタクト層の上に金属(In)からなるn型金属電極を形成した。入射光を十分にとるためにリング状、又は小ドット状のp金属電極とした。p-GaAs基板表面には、InまたはAu-Zn-Ptのp金属電極を形成した。電極形成したあとウエハをチップに切り出して、PDチップを得た。それをパッケージにp型金属電極が下になるよう取り付け、一つのリードとn型金属電極をワイヤボンディングによって接続した。そしてレンズやキャップを付けてPDとした。

【0069】

2. GaAsとZnSeの間に設けるZnSe/ZnTe-MQW (図9)

p-GaAsとp-ZnSeの間に設けるMQWは例えば、図9のような層構造で作製した。MQWも分子線エピタキシャル成長法によって製造する。構造Aと構造Bが示される。その他にも多様な組み合わせが可能である。何れも10層であるが、それ以上とすることもできるし、それ以下であることも可能である。MQWの中の、ZnSeの不純物密度は $N_A - N_D = 3 \times 10^{17} \text{ cm}^{-3}$ 、ZnTeの不純物密度は $N_A - N_D = 3 \times 10^{19} \text{ cm}^{-3}$ である。

【0070】

構造Aはp-ZnSeの厚みを全て2.1 nmとしている。そしてp-ZnTeの厚みをGaAs側で広く、ZnSe側で狭くする。つまりGaAs側からZnTeは、1.5 nm、1.2 nm、0.9 nm、0.6 nm、0.3 nmとなっている。平均のZnTe厚みは0.9 nmである。

【0071】

構造Bもp-ZnSeの厚みを全て2.1nmとしている。そしてp-ZnTeの厚みをGaAs側で広く、ZnSe側で狭くする。その点で構造Aと同じであるがZnTeの厚みが少し違う。つまりGaAs側からZnTeは、1.8nm、1.2nm、1.2nm、0.6nm、0.6nmとなっている。平均のZnTe厚みは1.08nmである。

【0072】

次に、どうしてそのようなMQWを設けるのかその理由を述べる。図10はp型GaAsと、p型ZnSeを直接に接合した場合のバンド構造図を示す。伝導帯と価電子帯がありその中間にフェルミレベルがある。伝導帯と価電子帯の差がバンドギャップである。

【0073】

GaAsのバンドギャップは1.42eVであり、ZnSeのバンドギャップは2.68eVであるからその差は1.26eVもある。p型であるからフェルミレベル E_F は伝導帯 E_v の近くにある。接合の両者においてフェルミレベル E_F は等しい。p型であるからキャリアは正孔である。正孔は価電子帯を動くので価電子帯だけを問題にする。GaAsの価電子帯をKLとし、ZnSeの価電子帯をMNとする。LM間で大きいギャップが発生する。これが障壁となって正孔がGaAsからZnSeへ流れない。それが順方向電流が流れない主な原因である。

【0074】

図11はp-GaAsとp-ZnSeに、p-ZnSe/ZnTeが交代するMQWを設けたもののバンド構造図を示す。GaAsのバンドギャップが約1.4eV、ZnTeのバンドギャップが約2.2eV、ZnSeのバンドギャップが約2.7eVである。GaAsからZnSeまで1.3eVものバンドギャップの差がある。そのままでは約1eVの価電子帯の不連続LM(図10)が障壁になり正孔が動かない。ZnSe障壁中にエネルギーのそろった正孔レベルを作り、正孔がトンネル伝導できるようにするのがこのMQWである。

【0075】

図11には3種類のp型半導体GaAs、ZnTe、ZnSeのバンドが書かれている。フェルミレベルが等しいので伝導帯も価電子帯も凹凸になる。

MQWにおいて広いバンドギャップのZnSeと、狭いバンドギャップのZnTeが交代する。つまりGaAs側から、ZnSe/ZnTe/ZnSe/ZnTe/ZnSe/ZnTe/ZnSe/ZnTe/ZnSe/ZnTeという10層になっている。しかもZnTeの膜厚がGaAsからZnSeへと、段々に薄くなるようにしている。

【0076】

バンドギャップの広いZnSeの中にGaAsから注入された正孔は存在できない。価電子帯頂点の高さがGaAsとZnSeでは大きく違うからである。その違いLHを乗り越えることはできないが、ZnSeが2.1nmと薄いためGaAsからZnTeへ正孔がトンネル伝導することができる。だからバンドギャップの狭いZnTeの中へGaAsから正孔が移動できる。狭い井戸であるからそのレベルは井戸の幅の2乗に逆比例したレベルをもつ（正孔は上から下へレベルを定義する）。最低レベル（零点振動に対応する）はZnTe層の厚みをdとして、

【0077】

$$E_{\min} = -h^2 / 8m_h d^2 \quad (1)$$

【0078】

によって与えられる。原点はZnTeの価電子帯の頂点である。正孔のレベルはZnTe（無限に広がっているときの）価電子帯よりも（1）だけ下に初めて基底レベルが存在する。hはプランク定数である。m_hは正孔質量である。マイナスが付くのは正孔のレベルだからである。GaAs側からMQWの10層に1、2、3、…、10と番号を振る。ZnTe層は偶数番号2、4、6、8、10となる。ZnSeは1、3、5、7、9と奇数番になる。図9に示すようにZnSeは同じ厚み（2.1nm）であった。それはトンネル電流で通り抜けるだけのもので価電子帯の勾配に関係がないから一定であってもよい。

【0079】

問題はZnTeの設計である。ZnTeの2、4、6、…10の厚みは、構造

Aの場合、1.5nm、1.2nm、0.9nm、0.6nm、0.3nmとなっている。だから(1)の価電子帯でのレベル降下 E_{\min} も、イ($-1/1.5^2$ に比例)、ロ($-1/1.2^2$ に比例)、ハ($-1/0.9^2$ に比例)、ニ($-1/0.6^2$ に比例)、ホ($-1/0.3^2$ に比例)というようにZnTeの価電子帯の頂点に対して段々下がってゆく。これらの正孔のレベルはほぼフェルミレベルに一致し、電子波の位相が揃った共鳴トンネル現象によりZnSeの価電子帯頂点のレベルMにトンネル伝導する。

【0080】

つまりこういうことである。ZnTeはGaAs側で広くZnSe側へ接近するに従って狭くなる。正孔のZnTe層でのレベルはだんだんに下へ下へ(正孔エネルギーとしては上がる)。だから正孔のレベルはほぼ同一のエネルギーに揃う。だから正孔はGaAsからZnSeへと円滑に流れることができる。それが順方向電流が流れるのを可能にしている。これが本発明の一つの特徴である。

【0081】

【実施例3 (p型GaAs基板のZnSe系アバランシェフォトダイオード; 図19)】

本発明の基本構造であるp型GaAs基板上の超格子構造(MQW層)を介してのNIP構造作製の手法は、アバランシェフォトダイオード(APD)にも適用することができる。APD素子では、接合部を通常のpn接合で作製する場合と、薄いZnSeまたはZnSSeのi層を挟んだpin接合型で作製するケースがある。APD素子に外部から印加した電圧はpn接合またはi層を含むpin接合に集中し、光で発生した電子および正孔キャリアの雪崩増倍を誘導し、信号利得(ゲイン)を発生する。上記2種類の接合(pn、pin接合)はともにAPD動作を可能とするが、薄いi層を挟んだpin接合型APDは安定なAPD動作を実現する際に有利な構造といえる。その理由は、高電界が集中するpn接合の中心に不純物を添加しないi層を挿入することで、不純物欠陥やそれらが誘起するマクロな欠陥を抑制することができることである。つまり、結晶性の高い接合を形成でき、電界によるマイクロ・プラズマなどの発生を抑制しうる利点がある。

【0082】

以下に、pin接合を使用してp-GaAs基板上のZnSSe-APD素子動作を実験検証した例を示す。

【0083】

[pin接合型APD素子の構造(図19)]

n型結晶(受光部) 金属電極 In ドット状 $\phi = 0.8 \text{ mm}$
 $n^+ - \text{ZnS}_x\text{Se}_{1-x}$ $x = 0.06, n = 1 \times 10^{19} \text{ cm}^{-3}$ 膜厚 20 nm
 $n - \text{ZnS}_x\text{Se}_{1-x}$ $x = 0.06, n = 3 \times 10^{16} \text{ cm}^{-3}$ 膜厚 700 nm
 $i - \text{ZnS}_x\text{Se}_{1-x}$ $x = 0.06, n < 1 \times 10^{16} \text{ cm}^{-3}$ 膜厚 10 nm
 $p - \text{ZnS}_x\text{Se}_{1-x}$ $x = 0.06, p = 3 \times 10^{17} \text{ cm}^{-3}$ 膜厚 450 nm
p-ZnSeパッファ層 $p = 8 \times 10^{17} \text{ cm}^{-3}$ 膜厚 30 nm
p-ZnSe/ZnTe超格子層(MQW層) ZnSe-ZnTe10層構造の超格子層、総厚(12 nm)
p-GaAs基板 $p = 2 \times 10^{19} \text{ cm}^{-3}$ 基板厚 3000 nm
p基板金属電極 In-Au電極

【0084】

上記構造よりなるAPD結晶をMBE成長により作製し、一辺1mmの正方形の小チップに切り出し、上部、下部金属電極を形成した後でウェットエッチングによりメサ加工を施した飼料構造(図19)を有している。本発明のAPD素子をマウント台に装着し、ボンダーにより上部金属に金線を取り付けた。

【0085】

このAPD素子の逆バイアスでのアバランシェ・ブレイクダウン特性の温度依存性を図20に示す。300K(室温)~320Kの領域では、ブレイクダウン電圧は29~30Vであるが、低温度(120K)では25.5V近傍まで減少するのがわかる。このブレイクダウン電圧の温度による顕著な変化はキャリア移動度の温度特性を明確に反映しており、真性アバランシェ降伏が発生しているこ

とが示される。室温においてアバランシェ・ブレイク電圧近傍でバイアスを変化させたときに観測される光電流信号利得（ゲイン：M）の電界（逆バイアス）依存性を図21に示す。この信号利得の測定は、入射光波長が442nm（He-Cdレーザー）の光をn-ZnSSe受光部に照射する条件で行っている。表面反射防止膜は付加していない。実験からわかるように、29Vの逆バイアス条件で大きな信号利得=89が得られている。また、上記ブレイクダウン電圧（29～30V）は、従来可視および近赤外線領域の光波用のSi、Geなどのブレイクダウン電圧（50～80V）に比較して非常に小さい電圧であることがわかる。この特性は、本発明のAPD素子の実用応用での安定動作や素子の信頼性において有利な特性といえる。

【0086】

実際、本発明のAPD動作が非常に安定していることを5000時間までの予備的なエージング特性で調べたが、25～29.3Vまでのブレイクダウン電圧領域においても暗電流の顕著な劣化（直流的な増加およびスパイク的な増減）はみられず、安定なAPD動作が確かめられた。

【0087】

実施例ではZnSSe結晶によるp基板上の青色光波における優れたAPD素子特性を示したが、さらに接合や窓層を構成する結晶材料をZnMgSSeへ拡大することが可能であり、この材料選択により受光波長帯を青～紫～紫外線領域へ拡大することができる。またこれらのAPD素子に前半のPIN構造のフォトダイオードに使用した表面反射防止膜や暗電流を低減するパッシベーション膜をコーティングすることで、さらに安定な実用APD素子が青～紫外線領域の短波長光波体で実現しうることがわかる。

【0088】

これらの新しいZnSe系半導体フォトダイオードの作製手法や検出感度に関して実施例をもとに説明してきたが、さらに以下の優れた基礎特性を有していることを付記しておく：（i）逆バイアス条件での暗電流が従来もっとも優れているSiフォトダイオードよりさらに半分以下に低減しうること、（ii）Siフォトダイオードの起電力の5倍以上の大きい起電力（1.5～1.7V）を発生

すること。これらの優れたフォトダイオードの特性を実用応用領域へ発展させる新技術が、本発明の基本構造（ p 型 $GaAs$ 基板上に超格子層（MQW層）を介して pn 接合または pin 接合を形成する）に基づくものであることはいうまでもない。

【0089】

【発明の効果】

p 型 $GaAs$ 単結晶基板の上に、 $p-ZnSe/ZnTe-MQW$ （多重量子井戸）、 $p-ZnMgSSe$ 、 $i-ZnMgSSe$ 、 $n-ZnMgSSe$ を設けた p 型 $GaAs$ 基板 $ZnSe$ 系のフォトダイオードを初めて与える。この発明は、従来の $Si-PD$ の弱点（青～近紫外に十分な感度がないこと）、 GaN / サファイヤ PD の問題点（格子不整合のため暗電流が大きいこと）、および n 型 $GaAs$ 基板 $ZnSe-PD$ の問題点（入射光が $ZnTe$ 層によって吸収され量子効率が高いこと）をすべて克服し青色から近紫外で実用的に使える信頼性の高いフォトダイオードを提供する新技術といえる。

【図面の簡単な説明】

【図1】

$ZnMgSSe$ 四元系混晶の格子定数とバンドギャップの関係を示すダイアグラム。

【図2】

本発明の実施例1にかかる p 型 $GaAs$ 基板 $ZnSe-PD$ の層の構造を示す断面図。 $p-ZnTe/ZnSe-MQW$ 層が $p-GaAs$ 基板と $p-ZnSe$ バッファ層の間に介在する。

【図3】

仮想的な比較例1（公知でない）にかかる p 型 $GaAs$ 基板 $ZnSe-PD$ の層の構造を示す断面図。 $p-ZnTe/ZnSe-MQW$ 層が $p-GaAs$ 基板と $p-ZnSe$ バッファ層の間に存在しない。

【図4】

実施例1と比較例1の $ZnSe-PD$ の $10^{-7}A \sim 10^{-6}A$ の範囲での順方向電圧・電流特性の測定結果を示すグラフ。横軸は順方向電圧（V）、縦軸は

順方向電流 (A)。

【図5】

実施例1と比較例1のZnSe-PDの 10^{-12} A $\sim 10^{-3}$ Aの範囲での順方向電圧・電流特性の測定結果を示すグラフ。横軸は順方向電圧 (V)、縦軸は順方向電流 (A)。

【図6】

実施例1のZnSe-PDの逆バイアスをパラメータとし、外部量子効率の入射光波長依存性を示すグラフ。横軸は入射光波長 (nm)、縦軸は外部量子効率 (%)。

【図7】

実施例1のZnSe-PD、GaIn-PD、Si-PDの逆バイアスの関数としての常温での暗電流変化を示すグラフ。横軸は逆バイアス (V)、縦軸は暗電流密度 (A/cm²)。

【図8】

p型GaAs単結晶基板の上に、p型ZnSe/ZnTe超格子 (MQW)、p型バッファ層、p型ZnMgSSe層、i型ZnMgSSe層、n型ZnMgSSe層をエピタキシャル成長させるために本発明者が用いた分子線エピタキシャル成長装置の断面図。

【図9】

本発明の実施例1にかかるp型GaAs基板ZnSe-PDの超格子 (MQW) のZnSe/ZnTe層構造図。

【図10】

p-GaAsにp-ZnSeを直接に接合すると、フェルミレベル E_F が共通になるため、価電子帯 E_v に不連続ができて正孔が流れないということを説明するためのバンド構造図。左がp-GaAs、右がp-ZnSeである。

【図11】

p-GaAsにp-ZnSeを直接に接合すると、フェルミレベル E_F が共通になり、価電子帯 E_v に不連続ができて正孔が流れなくなるのでそれを回避するために、GaAsとZnSeの間にp-ZnSe/ZnTeのMQWを介在させ

て、GaAsからZnSeまでMQWの基底エネルギー準位間をトンネルすることにより正孔が流れるようにしたことを説明するためのバンド構造図。

【図12】

本発明の実施例1（反射防止膜なし）と実施例2（反射防止膜あり）のZnSSe-PDの反射損失の測定結果を示すグラフ。縦軸は反射損失（%）で、横軸は入射光の波長（nm）である。反射防止膜（AR膜）のある実施例2（実線）の方が実施例1（破線）より反射損失が減少している。

【図13】

本発明の実施例1（反射防止膜なし）と実施例2（反射防止膜あり）のZnSSe-PDの外部量子効率の測定結果を示すグラフ。縦軸は外部量子効率（%）で、横軸は入射光の波長（nm）である。反射防止膜（AR膜）のある実施例2（実線）の方が実施例1（破線）より外部量子効率が高い。

【図14】

本発明の実施例2のZnSSe-PDの入射光パワーを変えて光電流を測定した結果を示すグラフ。縦軸は光電力（ μA ）、横軸は入射光パワー（ μW ）である。入射光量に比例して光電流が増大している。

【図15】

本発明の実施例2のZnSSe-PDの入射光パワーを変えて量子効率を測定した結果を示すグラフ。縦軸は η_{ex} （%）、横軸は入射光パワー（ μW ）である。入射光パワーが $10 \sim 10^3 \mu W$ の範囲で量子効率が80%を越えている。

【図16】

本発明の実施例2のZnSSe-PDにおいて受光面の直径に沿うある点にHe-CDレーザービームを当てたときの量子効率の変化を示すグラフ。縦軸は η_{ex} （%）、横軸は位置（mm）である。受光面の中心（1mmの位置）から半径0.6mmの範囲で量子効率 η_{ex} が78%と高い。

【図17】

本発明の実施例2のZnSSe-PDにおいて受光面の直径に沿うある点にHe-CDレーザービームを当てたときの反射損失の変化を示すグラフ。縦軸は反射損失（%）、横軸は位置（mm）である。受光面の中心（1mmの位置）から半

径 0.6 mm の範囲で反射損失が 5 % と低く、反射防止膜の優れた特性を示している。

【図 1 8】

本発明の ZnSSe 系のアバランシェフォトダイオードの層構造を示す図。

【図 1 9】

本発明の実施例 3 にかかる ZnSSe アバランシェフォトダイオードの層構造を示す図。

【図 2 0】

本発明の実施例 3 にかかる ZnSSe アバランシェフォトダイオードのアバランシェブレークダウン特性の温度依存性を示すグラフ。

【図 2 1】

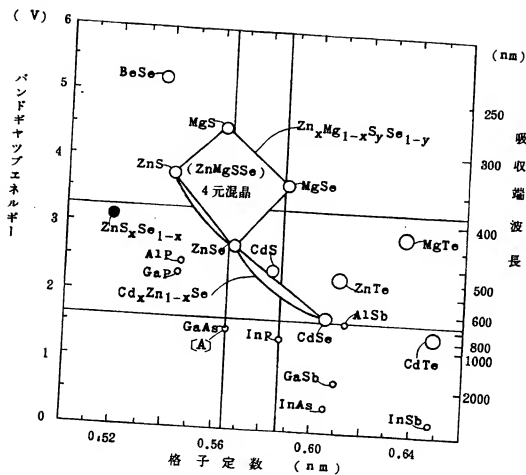
本発明の実施例 3 にかかる ZnSSe-APD の信号増倍率 (M) の電界強度依存性。

【符号の説明】

- 92 分子線エピタキシャル成長室
- 93 液体窒素シュラウド
- 94 基板ホルダー
- 95 p-GaAs 基板
- 96 ZnCl_2 分子線セル
- 97 Se 分子線セル
- 98 Zn 分子線セル
- 99 ラジカル窒素源

【書類名】 図面

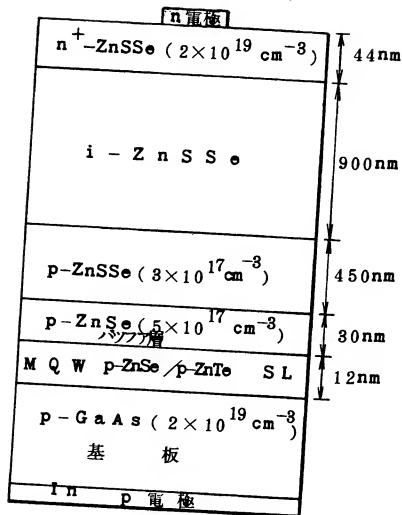
【図1】



【図2】

実施例 1

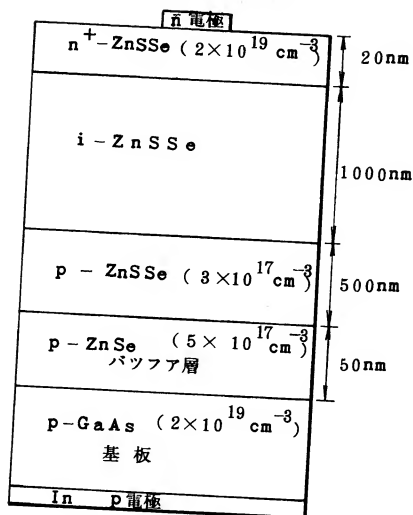
In ($\phi=0.8\text{mm}$)



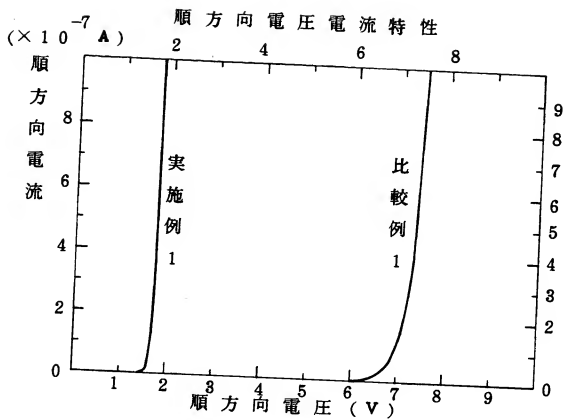
【図3】

比較例 1

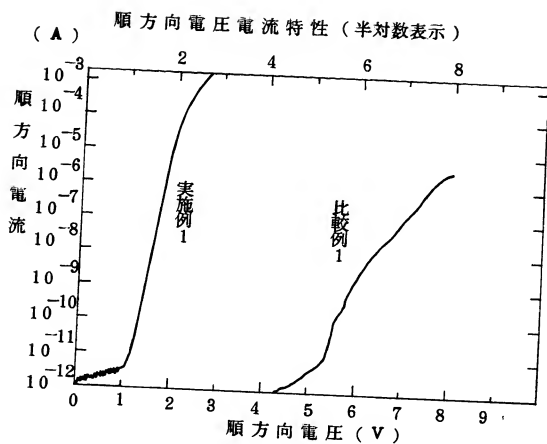
In ($\phi=1.0\text{mm}$)



【図4】

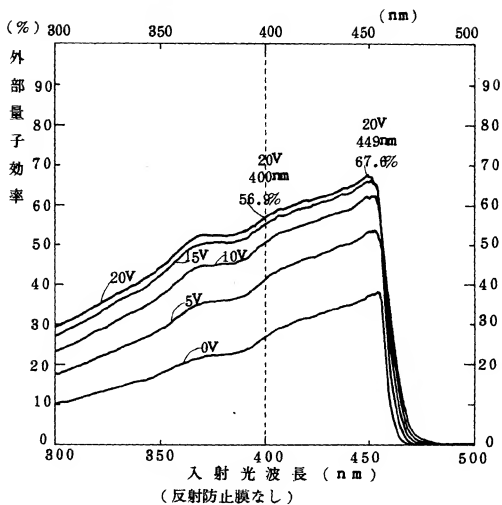


【図5】

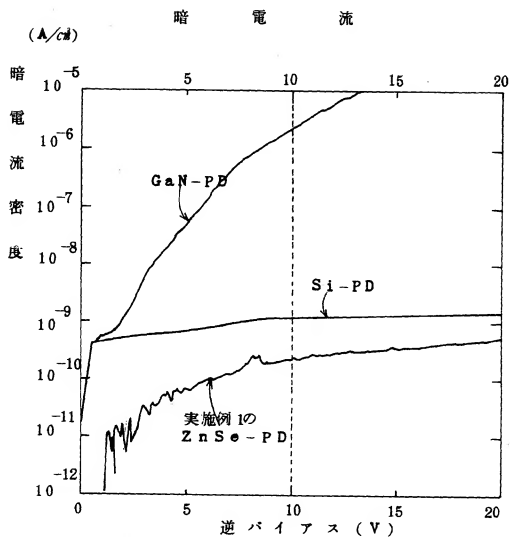


【図 6】

外部量子効率の入射光波長依存性

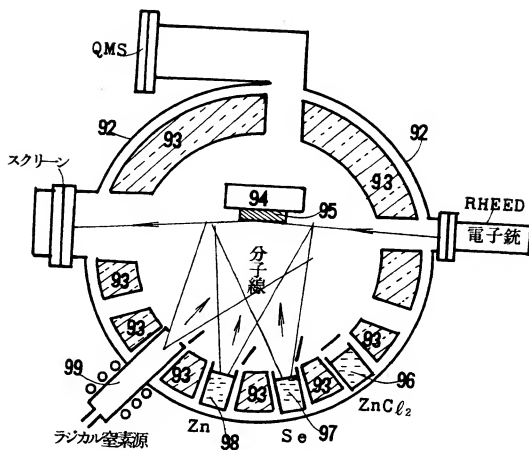


【図7】



【図8】

分子線エビタキシャル成長装置



【図9】

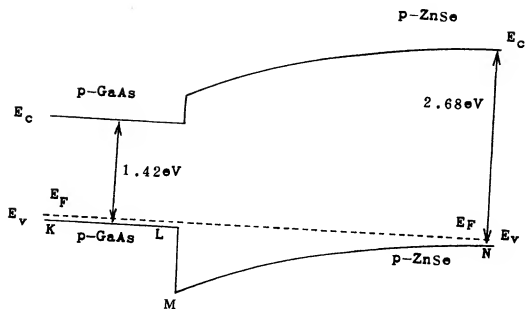
(p - Z n S)

MQW 構造 A 構造 B

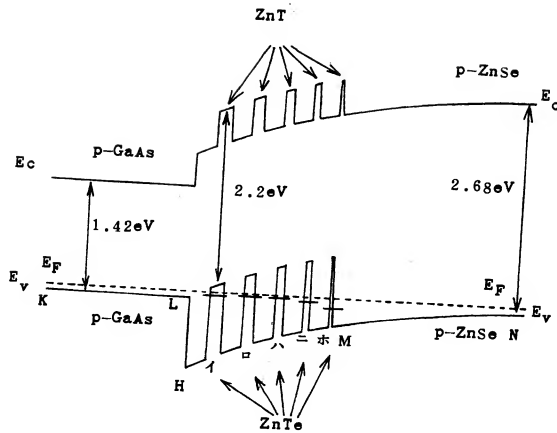
p-ZnTe	0.8nm	0.6nm
p-ZnSe	2.1nm	2.1nm
p-ZnTe	0.6nm	0.6nm
p-ZnSe	2.1nm	2.1nm
p-ZnTe	0.9nm	1.2nm
p-ZnSe	2.1nm	2.1nm
p-ZnTe	1.2nm	1.2nm
p-ZnSe	2.1nm	2.1nm
p-ZnTe	1.5nm	1.8nm
p-ZnSe	2.1nm	2.1nm

(p - G a A s 基板)

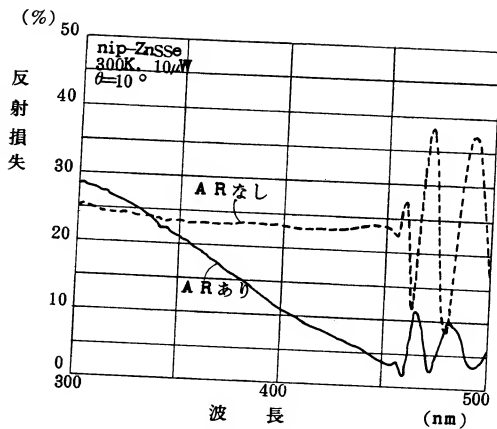
【図10】



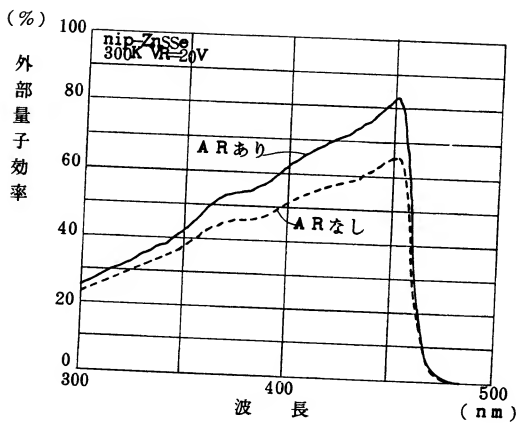
【図11】



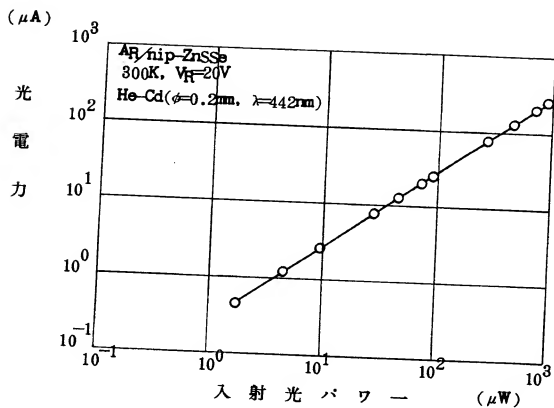
【図12】



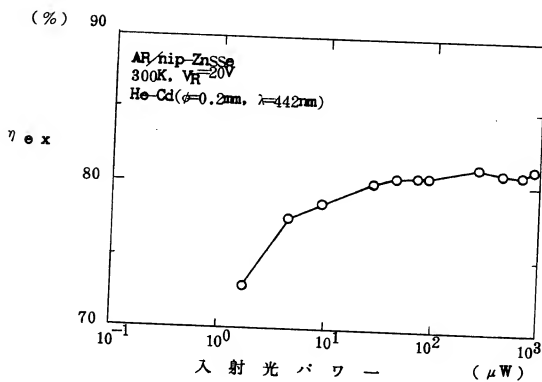
【図13】



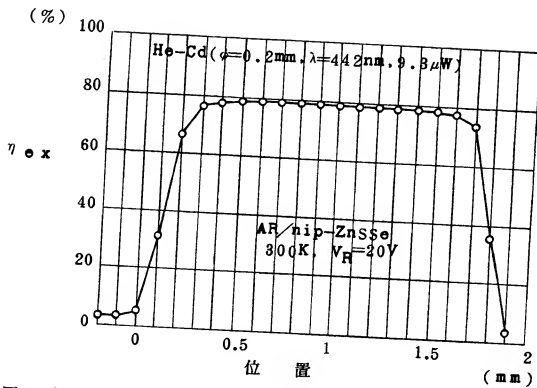
【図 14】



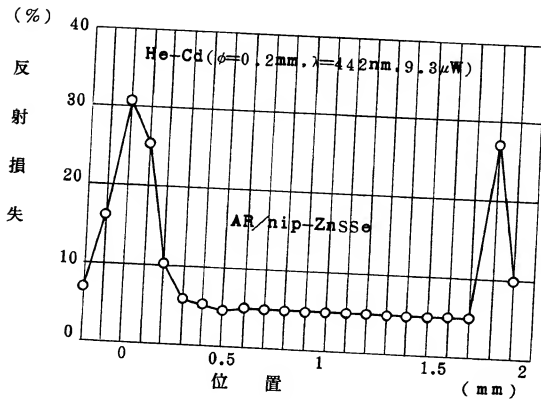
【図 15】



【図16】

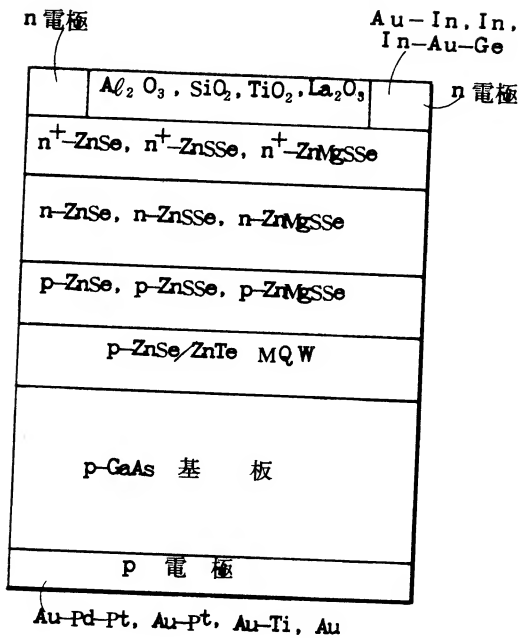


【図17】



【図18】

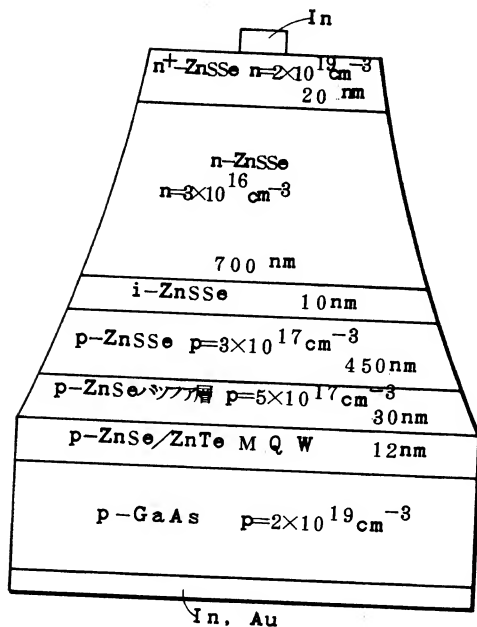
アバランシエフオトダイオード



【図19】

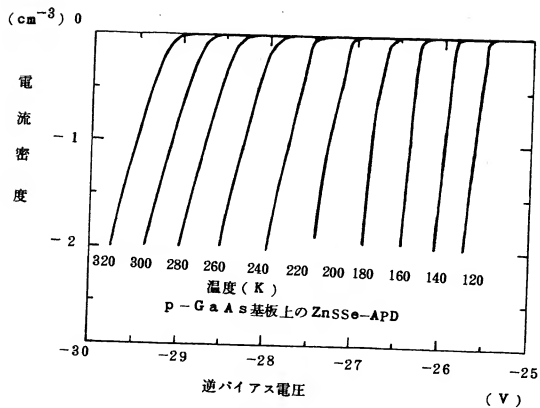
実施例 3

アバランシエフォトダイオード

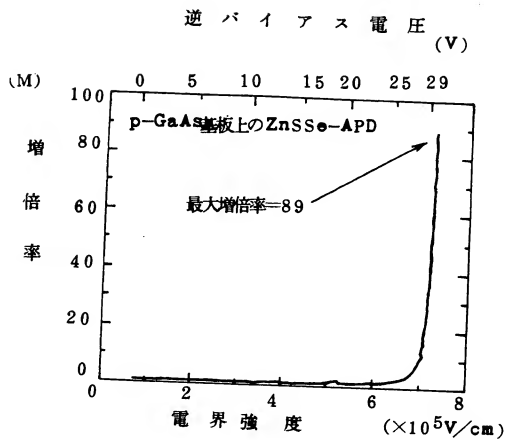


【図20】

pin⁺-ZnSSeAPDの温度特性結果



【図21】



【書類名】 要約書

【要約】

【課題】 青～紫～近紫外光に感度があつて暗電流が低く信頼性の高いフォトダイオードを提供すること。

【解決手段】 p型単結晶GaAs基板と、p型単結晶GaAs基板の上にエピタキシャル成長させた、p型ZnSeとp型ZnTeが繰り返し積層されバンドギャップを連続的に変化させるための超格子と、超格子の上にエピタキシャル成長させたp型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、p型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたi型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、i型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上にエピタキシャル成長させたn型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層と、n型 $Zn_{1-x}Mg_xS_ySe_{1-y}$ 層の上に形成したn金属電極と、p型単結晶GaAs基板の底面に形成したp金属電極とよりなるZnSe系フォトダイオードを与える。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号

[000002130]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

大阪府大阪市中央区北浜四丁目5番33号

氏 名

住友電気工業株式会社